

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-312738

(43)公開日 平成10年(1998)11月24日

(51) Int.Cl.⁶

H 01 J 1/30
31/12

識別記号

F I

H 01 J 1/30
31/12

M
C

審査請求 未請求 請求項の数 6 OL (全 11 頁)

(21)出願番号 特願平9-125956

(22)出願日 平成9年(1997)5月15日

(31)優先権主張番号 特願平9-118689

(32)優先日 平9(1997)3月10日

(33)優先権主張国 日本 (JP)

(71)出願人 000005016

バイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72)発明者 中馬 隆

埼玉県鶴ヶ島市富士見6丁目1番1号バイ

オニア株式会社総合研究所内

(72)発明者 小笠原 清秀

埼玉県鶴ヶ島市富士見6丁目1番1号バイ

オニア株式会社総合研究所内

(72)発明者 根岸 伸安

埼玉県鶴ヶ島市富士見6丁目1番1号バイ

オニア株式会社総合研究所内

(74)代理人 弁理士 藤村 元彦

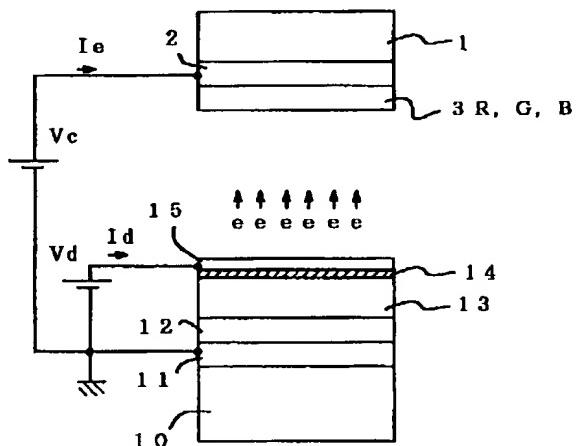
最終頁に続く

(54)【発明の名称】電子放出素子及びこれを用いた表示装置

(57)【要約】

【課題】電子放出効率の高い電子放出素子を提供する。

【解決手段】金属又は半導体からなる電子供給層、電子供給層上に形成された絶縁体層及び絶縁体層上に形成された金属薄膜電極からなり、電子供給層及び金属薄膜電極間に電界を印加し電子を放出する電子放出素子であって、金属薄膜電極及び絶縁体層の少なくとも一方は金属薄膜電極の仕事関数より低い仕事関数の元素を含む電子放出領域を有する。



1

【特許請求の範囲】

【請求項1】 金属又は半導体からなる電子供給層、前記電子供給層上に形成された絶縁体層及び前記絶縁体層上に形成された金属薄膜電極からなり、

前記電子供給層及び前記金属薄膜電極間に電界を印加し電子を放出する電子放出素子であって、
前記金属薄膜電極及び前記絶縁体層の少なくとも一方は前記金属薄膜電極の仕事関数より低い仕事関数の元素を含む領域を有することを特徴とする電子放出素子。

【請求項2】 前記領域は前記金属薄膜電極及び前記絶縁体層の間に設けられた中間層であることを特徴とする請求項1記載の電子放出素子。

【請求項3】 前記領域は前記金属薄膜電極の電子放出側の表面に設けられた電子放出層であることを特徴とする請求項1記載の電子放出素子。

【請求項4】 前記領域は前記金属薄膜電極内部に分散されて設けられたことを特徴とする請求項1記載の電子放出素子。

【請求項5】 前記領域は前記絶縁体層内部に分散されて設けられたことを特徴とする請求項1記載の電子放出素子。

【請求項6】 真空空間を挟み対向する一対の第1及び第2基板と、

前記第1基板に設けられた複数の電子放出素子と、
前記第2基板内に設けられたコレクタ電極と、
前記コレクタ電極上に形成された蛍光体層と、からなる電子放出表示装置であって、
前記電子放出素子の各々は、金属又は半導体からなる電子供給層、前記電子供給層上に形成された絶縁体層及び前記絶縁体層上に形成された金属薄膜電極からなり、
前記金属薄膜電極及び前記絶縁体層の少なくとも一方は前記金属薄膜電極の仕事関数より低い仕事関数の元素を含む領域を有することを特徴とする電子放出表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子及びこれを用いた電子放出表示装置に関する。

【0002】

【従来の技術】従来から電界電子放出表示装置のFED (field emission display) が、陰極の加熱を必要としない冷陰極の電子放出源のアレイを備えた平面形発光ディスプレイとして知られている。例えば、spindt形冷陰極を用いたFEDの発光原理は、冷陰極アレイが異なるもののCRT (cathode ray tube) と同様に、陰極から離間したゲート電極により電子を真空中に引出し、透明陽極に塗布された蛍光体に衝突させて、発光させるものである。

【0003】しかしながら、この電界放出源は、微細なspindt型冷陰極の製造工程が複雑で、その工程数が多いので、製造歩留りが低いといった問題がある。また、面

2

電子源として金属-絶縁-金属 (MIM) 構造の電子放出素子がある。このMIM構造の電子放出素子は、基板上に陰極としてのAl層、膜厚10nm程度のAl₂O₃絶縁体層、膜厚10nm程度の陽極としてのAu層を順に形成した構造を有するものがある。これを真空中で対向電極の下に配置して下部Al層と上部Au層の間に電圧を印加するとともに対向電極に加速電圧を印加すると、電子の一部が上部Au層を飛び出し対向電極に達する。しかしながら、MIM構造の電子放出素子を用いてもまだ放出電子の量は十分とはいえない。

【0004】これを改善するために、従来のAl₂O₃絶縁体層の膜厚を数nm程度薄膜化したり、極薄膜のAl₂O₃絶縁体層の膜質及びAl₂O₃絶縁体層と上部Au層の界面を、より均一化することが必要であると考えられている。例えば、特開平7-65710号に記載の発明のように、絶縁体層のさらなる薄膜化及び均一化のために陽極酸化法を用いて、化成電流を制御することにより電子放出特性を向上させる試みがなされている。

【0005】しかしながら、このような方法で製造されたMIM構造の電子放出素子でも、まだ放出電流は $1 \times 10^{-5} A/cm^2$ 程度で、放出電流比は 1×10^{-3} 程度にすぎない。

【0006】

【発明が解決しようとする課題】本発明は、以上の事情に鑑みてなされたものであり、低い電圧で安定して電子放出することのできる電子放出効率の高い電子放出素子及びこれを用いた電子放出表示装置を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明の電子放出素子は、金属又は半導体からなる電子供給層、前記電子供給層上に形成された絶縁体層及び前記絶縁体層上に形成された金属薄膜電極からなり、前記電子供給層及び前記絶縁体層の少なくとも一方は前記金属薄膜電極の仕事関数より低い仕事関数の元素を含む領域を有することを特徴とする。

【0008】本発明の電子放出素子においては、前記領域は前記金属薄膜電極及び前記絶縁体層の間に設けられ

た中間層であることを特徴とする。本発明の電子放出素子においては、前記領域は前記金属薄膜電極の電子放出側の表面に設けられた電子放出層であることを特徴とする。本発明の電子放出素子においては、前記領域は前記金属薄膜電極内部に分散されて設けられたことを特徴とする。

【0009】本発明の電子放出素子においては、前記領域は前記絶縁体層内部に分散されて設けられたことを特徴とする。また、本発明の電子放出素子を用いた表示装置は、真空空間を挟み対向する一対の第1及び第2基板と、前記第1基板に設けられた複数の電子放出素子と、

50

前記第2基板内に設けられたコレクタ電極と、前記コレクタ電極上に形成された蛍光体層と、からなる電子放出表示装置であって、前記電子放出素子の各々は、金属又は半導体からなる電子供給層、前記電子供給層上に形成された絶縁体層及び前記絶縁体層上に形成された金属薄膜電極からなり、前記金属薄膜電極及び前記絶縁体層の少なくとも一方は前記金属薄膜電極の仕事関数より低い仕事関数の元素を含む領域を有することを特徴とする。

【0010】以上の構成により、本発明の電子放出素子は、低い電圧でも安定して電子放出することができる場合、例えば表示素子に本発明の電子放出素子を用いた場合、安定して高輝度が得られ、駆動電流の消費及び素子の発熱を抑制でき、さらに駆動回路への負担を低減できる。本発明の電子放出素子では、絶縁体層は厚い膜厚を有するのでスルーホールが発生しにくいので製造歩留まりが向上する。

【0011】さらに、本発明の電子放出素子は、画素バルブの発光源、電子顕微鏡の電子放出源、真空ミクロエレクトロニクス素子などの高速素子に応用でき、さらに面状又は点状の電子放出ダイオードとして、赤外線又は可視光又は紫外線の電磁波を放出する発光ダイオード又はレーザダイオードとして動作可能である。

【0012】

【発明の実施の形態】以下、本発明の実施例を図面を参照しつつ説明する。

(合金中間層を有する電子放出素子) 図1に示すように、本発明の電子放出素子は、素子基板10上に例えばA1からなるオーミック電極11を形成し、さらに金属又はSiなどの半導体からなる電子供給層12、SiO₂などからなる絶縁体層13及び真空空間に面するAuなどの金属薄膜電極15からなり、さらに絶縁体層13と金属薄膜15との間にAl-Li合金などの中間層14が設けられて構成される。この電子放出素子の対向する一対の第1及び第2基板10、11は真空空間を挟んで保持される。第2基板1の内面にはコレクタ電極2と蛍光体層3R,G,Bとが設けられる。

【0013】電子放出素子に用いられる金属薄膜電極15の抵抗は低いものが選ばれるが、Au、Ag、Al、Cuなどの金属は仕事関数が4(eV)以上と高いものである。中間層14は、金属薄膜電極15の仕事関数より低い材料が選ばれる。絶縁体層13は誘電体からなり50nm以上の極めて厚い膜厚を有するものである。電子放出素子は、表面の金属薄膜電極15を正電位Vdとし裏面オーミック電極11を接地電位としたダイオードである。オーミック電極11と金属薄膜電極15との間に電圧Vdを印加し電子供給層12に電子を注入すると、ダイオード電流Idが流れ、絶縁体層13は高抵抗であるので、印加電界の大部分は絶縁体層13にかかる。電子は、金属薄膜電極15側に向けて絶縁体層13内を移動する。金属薄膜電極15付近に達した電子は、

そこで強電界により一部は中間層14と金属薄膜電極15をトンネルし、外部の真空中に放出される。

【0014】このトンネル効果によって薄膜電極15から放出された電子e(放出電流Ie)は、対向したコレクタ電極(透明電極)2に印加された高い加速電圧Vcによって加速され、コレクタ電極2に集められる。コレクタ電極に蛍光体3が塗布されれば対応する可視光を発光させる。電子放出素子の電子供給層の材料としてはSiが特に有効であるが、ゲルマニウム(Ge)、炭化シリコン(SiC)、ヒ化ガリウム(GaAs)、リン化インジウム(InP)、セレン化カドミウム(CdSe)など、IV族、III-V族、II-VI族などの単体半導体及び化合物半導体が、用いられ得る。

【0015】又は、電子供給材料としてAl、Au、Ag、Cuなどの金属でも有効であるが、Sc、Ti、Cr、Mn、Fe、Co、Ni、Zn、Ga、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Cd、Ln、Sn、Ta、W、Re、Os、Ir、Pt、Tl、Pb、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Luなども用いられ得る。

【0016】絶縁体層の誘電体材料としては酸化珪素SiO_x、(xは原子比を示す)が特に有効であるが、Li₂O_x、Li₃N_x、Na₂O_x、K₂O_x、Rb₂O_x、Sr₂O_x、Be₂O_x、Mg₂O_x、Mg₃N_x、Ca₂O_x、Ca₃N_x、Sr₂O_x、Ba₂O_x、Sc₂O_x、Y₂O_x、Y₃N_x、La₂O_x、La₃N_x、Ce₂O_x、Pr₂O_x、Nd₂O_x、Sm₂O_x、Eu₂O_x、Gd₂O_x、Tb₂O_x、Dy₂O_x、Ho₂O_x、Er₂O_x、Tm₂O_x、Yb₂O_x、Lu₂O_x、Tb₃O_x、Dy₃O_x、Ho₃O_x、Er₃O_x、Tm₃O_x、Yb₃O_x、Lu₃O_x、Ti₂O_x、Ti₃N_x、Zr₂O_x、Zr₃N_x、Hf₂O_x、Hf₃N_x、Th₂O_x、VO_x、VN_x、Nb₂O_x、Nb₃N_x、Ta₂O_x、Ta₃N_x、Cr₂O_x、Cr₃N_x、Mo₂O_x、Mo₃N_x、WO_x、WN_x、Mn₂O_x、Re₂O_x、Fe₂O_x、Fe₃N_x、Ru₂O_x、Os₂O_x、Co₂O_x、Rh₂O_x、Ir₂O_x、Ni₂O_x、Pd₂O_x、Pt₂O_x、Cu₂O_x、Cu₃N_x、Ag₂O_x、Au₂O_x、Zn₂O_x、Cd₂O_x、Hg₂O_x、BO_x、BN_x、Al₂O_x、Al₃N_x、Ga₂O_x、GaN_x、In₂O_x、Ti₃O_x、Ti₄N_x、Si₃N_x、Ge₂O_x、Sn₂O_x、Pb₂O_x、PO_x、PN_x、As₂O_x、Sb₂O_x、Se₂O_x、Te₂O_xなどの金属酸化物又は金属窒化物でもよい。

【0017】また、Li₂Al₂O₃、Li₂SiO₃、Li₂TiO₃、Na₂Al₂O₃、Na₂FeO₂、Na₄SiO₄、K₂SiO₃、K₂TiO₃、K₂WO₄、Rb₂CrO₄、CS₂CrO₄、MgAl₂O₄、MgFe₂O₄、MgTiO₃、CaTiO₃、CaWO₄、CaZrO₃、SrFe₂O₃、SrTiO₃、SrZrO₃、BaAl₂O₄、BaFe₂O₃、BaTiO₃、Y₃Al₅O₁₂、Y₃Fe₅O₁₂、LaFeO₃、La₃Fe₅O₁₂、La₂Ti₂O₇、CeSnO₄、CeTiO₄、Sm₃Fe₅O₁₂、E

5

uFeO_3 , $\text{Eu}_3\text{Fe}_5\text{O}_{12}$, GdFeO_3 , $\text{Gd}_3\text{Fe}_5\text{O}_{12}$, DyFeO_3 , $\text{Dy}_3\text{Fe}_5\text{O}_{12}$, HoFeO_3 , $\text{H}_3\text{Fe}_5\text{O}_{12}$, ErFeO_3 , $\text{Er}_3\text{Fe}_5\text{O}_{12}$, $\text{Tm}_3\text{Fe}_5\text{O}_{12}$, LuFeO_3 , $\text{Lu}_3\text{Fe}_5\text{O}_{12}$, NiTiO_3 , Al_2TiO_3 , FeTiO_3 , BaZrO_3 , LiZrO_3 , MgZrO_3 , HfTiO_4 , NH_4VO_3 , AgVO_3 , LiVO_3 , BaNb_2O_6 , NaNbO_3 , SrNb_2O_6 , KTaO_3 , NaTaO_3 , SrTa_2O_6 , CuCr_2O_4 , Ag_2CrO_4 , BaCrO_4 , K_2MoO_4 , Na_2MoO_4 , NiMoO_4 , BaWO_4 , Na_2WO_4 , SrWO_4 , MnCr_2O_4 , MnFe_2O_4 , MnTiO_3 , MnWO_4 , CoFe_2O_4 , NnFe_2O_4 , FeW_2O_4 , CoMoO_4 , CoTiO_3 , CoWO_4 , NiFe_2O_4 , NiWO_4 , CuFe_2O_4 , CuMoO_4 , CuTiO_3 , CuWO_4 , Ag_2MoO_4 , Ag_2WO_4 , ZnAl_2O_4 , ZnMoO_4 , ZnWO_4 , CdSnO_3 , CdTiO_3 , CdMoO_4 , CdWO_4 , NaAl_2O_4 , MgAl_2O_4 , SrAl_2O_4 , $\text{Gd}_3\text{Ga}_5\text{O}_{12}$, InFeO_3 , MgIn_2O_4 , Al_2TiO_5 , FeTiO_3 , MgTiO_3 , Na_2SiO_3 , CaSiO_3 , ZrSiO_4 , K_2GeO_3 , Li_2GeO_3 , Na_2GeO_3 , $\text{Bi}_2\text{Sn}_3\text{O}_9$, MgSnO_3 , SrSnO_3 , PbSiO_3 , PbMoO_4 , PbTiO_3 , $\text{SnO}_2-\text{Sb}_2\text{O}_3$, CuSeO_4 , Na_2SeO_3 , ZnSeO_3 , K_2TeO_3 , K_2TeO_4 , Na_2TeO_3 , Na_2TeO_4 などの金属複合酸化物、 FeS , Al_2S_3 , MgS , ZnS などの硫化物、 LiF , MgF_2 , SmF_3 などのフッ化物、 HgCl_1 , FeCl_{12} , CrCl_{13} などの塩化物、 AgBr , CuBr , MnBr_2 などの臭化物、 PbI_2 , CuI , FeI_2 などのヨウ化物、又は、 SiAlON などの金属酸化窒化物でも絶縁体層の誘電体材料として有効である。

【0018】さらに、絶縁体層の誘電体材料としてダイヤモンド、フラーレン(C_{2n})などの炭素、或いは、 Al_4C_3 , B_4C , CaC_2 , Cr_3C_2 , Mo_2C , MoC , NbC , SiC , TaC , TiC , VC , W_2C , WC , ZrC などの金属炭化物も有効である。なお、フラーレン(C_{2n})は炭素原子だけからなり C_{60} に代表される球面筐状分子で $C_{32} \sim C_{960}$ などがあり、また、上式中、 O_x , N_x の x は原子比を表す。以下、同じ。

【0019】絶縁体層の厚さは、50nm以上、好ましくは100~1μmさらに好ましくは100~700nm程度である。電子放出側の金属薄膜電極15の材料としては Pt , Au , W , Ru , Ir などの金属が有効であるが、 Al , Sc , Ti , V , Cr , Mn , Fe , Co , Ni , Cu , Zn , Ga , Y , Zr , Nb , Mo , Tc , Rh , Pd , Ag , Cd , Ln , Sn , Ta , Re , Os , Tl , Pb , La , Ce , Pr , Nd , Pm , Sm , Eu , Gd , Tb , Dy , Ho , Er , Tm , Yb , Lu なども用いられる。

【0020】絶縁体層13と金属薄膜電極15との間に

10

6

設けられる中間層14の材料は、例えば、 Ag , Al , Au , Ba , C , Ca , Cd , Cu , Fe , K , Li , Mg , Mo , Na , Nb , Ni , Pb , Pt , Sb , Si , Sn , Sr , Ta , Ti , Th , W , Zr , Zn などの金属、 Al-Li , In-Li , Mg-Sr , Al-Sr , Th-W などの合金、 BaO , SrO , ThO_2 などの酸化物、 BaSrO_2 などの複合酸化物、 LaB_6 , CaB_6 , SrB_6 , などのホウ化物、 ZrC などの炭化物、またはITO ($\text{InO}_2-\text{SnO}_2$)などの導電性材料である。ここで、中間層14の材料を決定するに際しては、金属薄膜電極15の仕事関数より低いものが選ばれる。

20

【0021】素子基板10の材質はガラスの他に、 Al_2O_3 , Si_3N_4 , BN 等のセラミックスでも良い。またこれらの製法としては、スパッタリング法が特に有効であるが、真空蒸着法、CVD (chemical vapor deposition) 法、レーザアプレイション法、MBE (molecular beam epitaxy) 法、イオンビームスパッタリング法でも有効である。

20

【0022】具体的に、本発明の電子放出素子を作製し特性を調べた。 Al オーミック電極をスパッタリング法により膜厚300nmで形成したガラス基板である素子基板10の電極表面に、シリコン(Si)の電子供給層12をスパッタリング法により膜厚5000nmで形成した。かかるSi基板を多數用意した。

20

【0023】次に、スパッタリング法により、かかるSi基板の電子供給層13上に膜厚を0~500nmに変化させて SiO_2 の絶縁体層13を成膜し、かかる SiO_2 絶縁体基板を多數用意した。 SiO_2 絶縁体層13は、

30

スパッタリング法をとおして、 Ar , Kr , Xe あるいはそれらの混合ガス、又はこれらの希ガスを主成分とし O_2 , N_2 などを混入した混合ガスを用いてガス圧0.1~100mTorr好ましくは0.1~20mTorr、成膜率0.1~1000nm/min好ましくは0.5~100nm/minのスパッタ条件で成膜されている。スパッタリング装置のターゲットやスパッタ条件を適宜変えることにより、絶縁体層13の単層又は多層、アモルファス相、粒径、原子比は制御され得る。

40

【0024】実施例の SiO_2 絶縁体層13について、X線回折法で分析したところアモルファス相によるハロー強度Iaが観測された。このことから絶縁体層の SiO_2 はアモルファス相であると推定できる。最後に、各基板のアモルファス SiO_2 層の表面上に Al-Li 合金をスパッタリング法などにより10~100nmの厚さに成膜した後、 Au の金属薄膜電極15を膜厚10nmでスパッタリング法で成膜し、素子基板を多數作成した。

50

【0025】一方、透明ガラス基板1の内面にITOコレクタ電極2が形成されたものや、各コレクタ電極上に、R, G, Bに対応する蛍光体からなる蛍光体層3を

常法により形成した透明基板を作成した。これら素子基板及び透明基板を、金属薄膜電極15及びコレクタ電極2が向かい合うように平行に10mm離間してスペーサにより保持し、間隙を 10^{-7} Torr又は 10^{-5} Paの真空になし、電子放出素子を組立て、作製した。

【0026】その後、多数の得られた素子について各 SiO_2 層膜厚に対応したダイオード電流 I_d 及び放出電流 I_e を測定した。この結果、200V以下の電圧を加えることにより、 SiO_2 層膜厚50nm以上で $1 \times 10^{-6} \text{ A/cm}^2$ 以上の放出電流、 1×10^{-3} 以上の電子放出効率が、膜厚300nm以上で最大放出電流 $1 \times 10^{-3} \text{ A/cm}^2$ 、最大放出効率 1×10^{-1} 程度が得られた。よって、膜厚50nm以上好ましくは、100nm以上の SiO_2 誘電体層を有する素子から得られることが判明した。

【0027】また、蛍光体を塗布したコレクタ電極2及び金属薄膜電極15の間に約4kVの電圧を印加した状態では、 SiO_2 層膜厚50nm以上の素子で薄膜電極に対応する形の均一な蛍光パターンが観測された。このことは、アモルファス SiO_2 層からの電子放出が均一であり、直線性の高いことを示し、電子放出ダイオードとして、赤外線又は可視光又は紫外線の電磁波を放出する発光ダイオード又はレーザダイオードとして動作可能であることを示している。

【0028】スパッタリングで成膜した絶縁体層の表面をSEMで観察したところ、20nm程度の粒塊からなることを特徴としていることが判った。50nm以上の膜厚を有しながらトンネル電流が流れといった特異な現象はこの特徴に起因すると考えられる。すなわち、図2に示すように、 SiO_2 は本来絶縁体であるが、粒塊あるいは、その近傍に発生しやすい結晶欠陥や不純物などによりポテンシャルの低いバンドが多数現れる。電子はこのポテンシャルの低いバンドを介し次々にトンネリングし、結果として50nm以上の膜厚をもトンネルするのであると推定される。

【0029】このように、絶縁体層13の膜厚を50nm以上とすることで、スルーホールが発生しにくく、製造歩留まりが向上する。電子放出素子の放出電流は $1 \times 10^{-6} \text{ A/cm}^2$ を越え $1 \times 10^{-3} \text{ A/cm}^2$ 程度であり、放出電流比は 1×10^{-1} が得られるので、この電子放出素子を表示装置に用いた場合、高輝度で駆動電流の消費及び発熱を抑制でき、さらに駆動回路への負担を低減できる。

(電子放出素子における低仕事関数の元素又は化合物を含む領域)発明者は、上記中間層における低仕事関数の元素又は化合物を含む領域に着目し、電子放出素子の機能の改善、電子放出特性向上、安定性向上を課題として、上記領域の条件を変えて多くの他の素子を作成し、測定したところ、金属薄膜電極、絶縁体層及び電子供給層を順に積層した素子の安定した電子放出を達成するた

めには、金属薄膜電極上若しくは中に、又はこれと絶縁体層との界面、或いは、絶縁体層中に、仕事関数の低い、I族(アルカリ金属)やII族(アルカリ土類金属)やランタノイド系(希土類)の元素又はそれらの化合物からなる領域を設けるべき、ことを知見した。金属薄膜電極と絶縁体層との界面に設ける場合は上記実施例の場合である。

【0030】I族、II族及びランタノイド系の元素は他の元素に較べて仕事関数が低いので、上記領域として用いる。これらを、以下に元素記号(仕事関数)としてより具体的に示す。I族は、Li(2.39), Na(2.27), K(2.15), Rb(2.13), Cs(1.89)である。II族は、Be(3.37), Mg(3.46), Ca(2.76), Sr(2.35), Ba(2.29)である。

【0031】ランタノイド系は、La(3.5), Ce(2.7), Pr(2.7), Nd(3.1), Pm, Sm(2.7), Eu(2.5), Gd(2.7), Tb(2.6), Dy(2.2), Ho(2.3), Er(2.4), Tm, Yb, Lu(3.3)である。本発明における低仕事関数の元素又は化合物は、以上の元素、単体又は少なくとも1つ以上の元素を含む化合物、例えば、Ia族では、 Li_2O , LiI , Li_2SiO_3 , Li_2TiO_3 , Na_2O , NaI , NaFeO_2 , Na_4SiO_4 , K_2O , KI , K_2TiO_3 , K_2W_0_4 , Rb_2O , RbBr , Rb_2CrO_4 , Cs_2O , CsBr , CsCrO_4 であり、IIa族では、 BeO , BeY_2O_4 , BeNb_2O_4 , BeIn_2O_4 , BeTa_2O_6 , MgO , Mg_2Ag , MgY_2O_4 , MgNb_2O_4 , MgIn_2O_4 , MgTa_2O_6 , CaO , Ca_2Cu , CaY_2O_4 , CaNb_2O_4 , CaIn_2O_6 , CaTa_2O_6 , SrO , SrS , SrY_2O_4 , SrNb_2O_6 , SrIn_2O_4 , SrTa_2O_6 ,

30 BaO , BaTiO_3 , BaY_2O_4 , BaNb_2O_4 , BaIn_2O_6 , BaTa_2O_6 であり、ランタノイド系では、 La_2O_3 , BeLa_2O_4 , MgLa_2O_4 , CaLa_2O_4 , SrLa_2O_4 , BaLa_2O_4 , Ce_2O_3 , BeCe_2O_4 , MgCe_2O_4 , CaCe_2O_4 , SrCe_2O_4 , BaCe_2O_4 , Pr_2O_3 , BePr_2O_4 , MgPr_2O_4 , CaPr_2O_4 , SrPr_2O_4 , BaPr_2O_4 , Nd_2O_3 , BeNd_2O_4 , MgNd_2O_4 , CaNd_2O_4 , SrNd_2O_4 , BaNd_2O_4 , Sm_2O_3 , BeSm_2O_4 , MgSm_2O_4 , CaSm_2O_4 , SrSm_2O_4 , BaSm_2O_4 , Eu_2O_3 , BeEu_2O_4 , MgEu_2O_4 , CaEu_2O_4 , SrEu_2O_4 , BaEu_2O_4 , Gd_2O_3 , BeGd_2O_4 , MgGd_2O_4 , CaGd_2O_4 , SrGd_2O_4 , BaGd_2O_4 , Tb_2O_3 , BeTb_2O_4 , MgTb_2O_4 , CaTb_2O_4 , SrTb_2O_4 , BaTb_2O_4 , Dy_2O_3 , BeDy_2O_4 , MgDy_2O_4 , CaDy_2O_4 , SrDy_2O_4 , BaDy_2O_4 , Ho_2O_3 , BeHo_2O_4 , MgHo_2O_4 , CaHo_2O_4 , SrHo_2O_4 , BaHo_2O_4 , Er_2O_3 , BeEr_2O_4 , MgEr_2O_4 , CaEr_2O_4 , SrEr_2O_4 , BaEr_2O_4 , Tm_2O_3 , BeTm_2O_4 , MgTm_2O_4 , CaTm_2O_4 , SrTm_2O_4 , BaTm_2O_4 , Yb_2O_3 , BeYb_2O_4 , MgYb_2O_4 , CaYb_2O_4 , SrYb_2O_4 , BaYb_2O_4 , Lu_2O_3 , BeLu_2O_4 , MgLu_2O_4 , CaLu_2O_4 , SrLu_2O_4 , BaLu_2O_4 である。ただし、この場合の化合物とは、酸化物、窒化物、複合酸化物、合金、塩、無機化合物の全てを含める。また、化合物の仕事関数は仕事関数の低い方の元素によって決定されるので化合物でも良い。

50 また、上記実施例に挙げた物質も本発明における低

仕事関数の元素又は化合物も含める。

(合金中間層を有する電子放出素子の他の実施例) 低仕事関数の元素又は化合物の領域を、金属薄膜電極と絶縁体層の間に中間層として積層する。この場合、中間層はI族、II族又はそれらの合金となっている。中間層は化合物として補強され、層もアイランド状で積層可能であり、絶縁体層から金属薄膜電極への電子の移動を円滑にする働きをなす。

【0032】中間層成膜方法としては、一例としてスパッタリングが有効である。スパッタリングガスにはAr, Kr, Xeなどを用い、ガス圧は1~20mTorrの間が望ましい。スパッタリングレートは0.1~10nm/secとし、成膜時間により膜厚を制御する。この場合できた中間層を分析すると島状に成長しており、層状になっていない事もあるが、それでも十分な効果が得られる。

【0033】具体的に中間層素子の他の実施例として、低仕事関数材料をTb₄O₇とし及び中間層成膜時のスパッタリング条件を変えた以外は、上記実施例同様に電子放出素子を組立て、作製した。この時のTb₄O₇中間層の平均膜厚は1nmである。成膜条件はArガス圧5mTorr, 成膜レート0.5nm/secで成膜時間が2秒である。その後、多数の得られた素子について各SiO₂層膜厚に対応したダイオード電流I_d及び放出電流I_eを測定した。

【0034】図3及び図4は、作製した電子放出素子に駆動電圧V_dを0~100Vで印加したときのSiO₂層膜厚に対する、各膜厚における最大の放出電流I_eの関係並びに最大の電子放出効率(I_e/I_d)の関係を示す。図3及び図4から明らかなように、膜厚50nmから有効な放出電流I_e及び効率が、SiO₂層膜厚400~700nmの素子で最大放出電流1×10⁻³A/cm²、最大放出効率1×10⁻¹程度が得られた。

【0035】図5は、中間層14がある場合(A)と中間層14がない場合(B)について、放出電流I_eと駆動電圧V_dとの関係を示したものである。図5において中間層を設けない以外は、上記実施例同様に電子放出素子を組立て、作製した比較例の放出電流I_eと駆動電圧V_dとの関係をも示してある。比較例の曲線Bのように、放出電流が発生するために必要な印加電圧V_dは約70V以上であるのに対し、中間層を設けた場合、曲線Aのように、印加電圧V_dは約55V程度という低い電圧で放出電流が発生する。

(最表面に電子放出層を有する電子放出素子) 図6は、最表面に電子放出層を有する実施例の電子放出素子の概略部分拡大断面図である。この実施例においては、図1に示す素子の中間層14に代えて、上記領域を、金属薄膜電極15の上最表面(真空空間に面する)に10nm以下の膜厚で電子放出層14aとして積層する。この場合、電子放出層は、膜というよりもむしろ島状に分散し

ている状態である。電子放出層14aにより表面のボテンシャル障壁を低くすることができる。

【0036】電子放出層14aに仕事関数が低い層を用いて、その下層に金属薄膜電極15を用い、その下層に絶縁体層13がある構造の場合、I族、II族、ランタノイド系又はそれらの化合物の膜厚は10nm以下が望ましい。それ以上であると電子が散乱され、エネルギーを失い、結果として放出電流が下がるからである。電子放出層14aの成膜方法としては、一例としてスパッタリングがある。このときのスパッタリングガスにはAr, Kr, Xeなどを用い、ガス圧は1~20mTの間が望ましい。スパッタリングレートは0.1~10nm/secとし、成膜時間により膜厚を制御する。この場合できた膜を分析すると島状に成長しており、層状になっていない事もあるが、それでも効果としては十分に得られる。他の成膜法として、真空蒸着法も同等に有効で、他、CVDレーザアブレイション、MBE、イオンビームスパッタでも有効である。

【0037】具体的に図6の電子放出素子として、低仕事関数材料をTb₄O₇とし及び成膜時のスパッタリング条件を変えた以外は、上記実施例同様に電子放出素子を組立て、作製した。この時のTb₄O₇の平均膜厚は1nmである。成膜条件はArガス圧5mT, レート0.5nm/secで成膜時間が2秒である。多数の得られた素子について各SiO₂層膜厚に対応したダイオード電流I_d及び放出電流I_eを測定した。

【0038】図7及び図8は、作製した電子放出素子に駆動電圧V_dを0~100Vで印加したときのSiO₂層膜厚に対する、各膜厚における最大の放出電流I_eの関係並びに最大の電子放出効率(I_e/I_d)の関係を示す。図7及び図8から明らかなように、膜厚50nmから有効な放出電流I_e及び効率が、SiO₂層膜厚400~700nmの素子で最大放出電流1×10⁻³A/cm²、最大放出効率1×10⁻¹程度が得られた。

【0039】図9は、電子放出層がある場合(A)と電子放出層がない場合(B)について、放出電流I_eと駆動電圧V_dとの関係を示したものである。図9において電子放出層を設けない以外は、上記実施例同様に電子放出素子を組立て、作製した比較例の放出電流I_eと駆動電圧V_dとの関係をも示してある。比較例の曲線Bのように、放出電流が発生するために必要な印加電圧V_dは約70V以上であるのに対し、中間層を設けた場合、曲線Aのように、印加電圧V_dは約50Vという低い電圧で放出電流が発生する。

(薄膜電極内部に上記領域を有する電子放出素子) 図10は、薄膜電極内部に上記領域を有する実施例の電子放出素子の概略部分拡大断面図である。この実施例においては、図1に示す素子の中間層14に代えて、上記領域14bである低仕事関数の物質を、金属薄膜電極15中にドーパントとして分散させる。この場合、領域14b

11

は、表面のポテンシャル障壁を低くするとともに、絶縁体層から金属薄膜電極への電子の移動を円滑にする働きも兼ねる。

【0040】絶縁体層13上に形成された金属薄膜電極15内部に仕事関数の低い材料14bを分散させる電子放出素子においては、金属薄膜電極母材15は一定の面積に均一電界をかける層薄膜であり、そのためには $10^{-3}\Omega\text{cm}$ 以下の電気抵抗率が必要である。よってその材料としては、Al, Au, Pt, Cu, Pd, Ag, Ni, W, Ir, Fe, Co, Tiなどの電気抵抗率が、 $10^{-6}\Omega\text{cm}$ 代の低抵抗の金属を主成分として、そこに仕事関数の低い上記材料14bを混ぜることになる。混合比としては、混合する材料の電気抵抗率にもより、一様に上限を決められないが、混合物にしたときに、先の $10^{-3}\Omega\text{cm}$ 以下となることが条件となる。

【0041】上記領域14bを内包する金属薄膜電極15の成膜方法の一例としてスパッタリング法がある。この場合あらかじめ上記混合物のターゲットを用いる方法や、主成分のターゲットの一部に混合させる材料を配置させた複合ターゲットを用いる方法、あるいは主成分のターゲットと混合させる材料のターゲットを別に用意し2元スパッタ（コスパッタ）により混合物を作る方法などがあり、いずれも有効である。

【0042】具体的に図10の電子放出素子として、Auを主成分とし低仕事関数材料をTb₄O₇とし及び成膜時のスパッタリング条件を変えた以外は、上記実施例と同様である領域14bを内包する金属薄膜電極15からなる電子放出素子を組立て、作製した。スパッタリングはコスパッタ法で、金属薄膜電極の電気抵抗率は $2 \times 10^{-5}\Omega\text{cm}$ であった。

【0043】その後、多数の得られた素子について各SiO₂層膜厚に対応したダイオード電流I_d及び放出電流I_eを測定した。図11及び図12は、作製した電子放出素子に駆動電圧V_dを0~100Vで印加したときのSiO₂層膜厚に対する、各膜厚における最大の放出電流I_eの関係並びに最大の電子放出効率(I_e/I_d)の関係を示す。図11及び図12から明らかなように、膜厚50nmから有効な放出電流I_e及び効率が、SiO₂層膜厚400~700nmの素子で最大放出電流 $1 \times 10^{-3}\text{A/cm}^2$ 以上、最大放出効率 1×10^{-1} 以上が得られた。

【0044】図13は、仕事関数の低いドーパント即ち上記領域を分散させて金属薄膜電極に設けた電子放出素子の場合(A)とそれがない場合(B)について、放出電流I_eと駆動電圧V_dとの関係を示したものである。図13において仕事関数の低い物質を金属薄膜電極にドープしない以外は、上記実施例同様に電子放出素子を組立て、作製した比較例の放出電流I_eと駆動電圧V_dとの関係をも示してある。比較例の曲線Bのように、放出電流が発生するために必要な印加電圧V_dは約70V以上

12

であるのに対し、中間層を設けた場合、曲線Aのように、印加電圧V_dは約50Vという低い電圧で放出電流が発生する。

【0045】図14と図15は、仕事関数の低いドーパントの分散がある場合とない場合の放出電流の時間変動をそれぞれ表している。図14のように仕事関数の低いドーパントの分散がある場合は、図15の仕事関数の低いドーパントがない場合と比べて放出電流の時間変動は非常に小さく、放出電流が安定していることがわかる。

10 このことは、仕事関数の低いドーパント即ち上記領域を分散させて金属薄膜電極に設けることにより、印加電圧V_dによって電子供給層からの電子は金属薄膜電極を容易に通過できるので、仕事関数の低いドーパントがない場合に比べて多くの電子を安定して金属薄膜電極に到達させることができると推察される。

【0046】図16は、実施例の仕事関数の低いドーパントを金属薄膜電極に分散させて設けた電子放出素子のダイオード電流I_dと駆動電圧V_dとの関係を放出電流I_eの変化と共に示したものである。図16においてダイオード電流I_dの変化はヒステリシス特性を有することが分る。放出電流開始の駆動電圧から電圧降下が生じ、良好に放出電流が上昇することができる。

(絶縁体層内部に上記領域を有する電子放出素子) 図17は、絶縁体層内部に上記領域を有する実施例の電子放出素子の概略部分拡大断面図である。この実施例においては、図1に示す素子の中間層14に代えて、領域14cである低仕事関数の物質を、絶縁体層13中にドーパントとして分散させる。この場合も、絶縁体層13から金属薄膜電極15への電子の移動を円滑にする働きをなす。低仕事関数の物質14cを絶縁体層13の金属薄膜電極15に近い方に高くなる密度勾配を設けて分散させてもよい。

【0047】この絶縁体層13に低仕事関数の物質14cを混合する場合の絶縁体層の成膜法は、上記の図10に示す素子の場合と同様である。このように、金属薄膜電極、絶縁体層及び電子供給層を積層した本発明の電子放出素子においては、金属薄膜電極上若しくは中に、又はこれと絶縁体層との界面、或いは、絶縁体層中に、仕事関数の低い、I族やII族やランタノイド系(希土類)の元素又はそれらの化合物からなる領域を設けることにより、低い電圧でかつ安定した放出電流を得ることができる。

【0048】図18に実施例の電子放出表示装置を示す。実施例は、一対の透明基板1及び素子基板10からなり、基板は真空間4を挟み互いに対向している。図示する電子放出表示装置において、表示面である透明ガラス基板1すなわち透明基板の内面(背面板10と対向する面)には、例えばインジウム錫酸化物(いわゆるITO)、酸化錫(SnO)、酸化亜鉛(ZnO)などからなる透明なコレクタ電極2の複数が互いに平行に形成

13

されている。また、コレクタ電極2は一体的に形成されていてもよい。放出電子を捕獲する透明コレクタ電極群は、カラーディスプレイベンルとするために赤、緑、青のR, G, B色信号に応じて3本1組となっており、それぞれに電圧が印加される。よって、3本のコレクタ電極2の上には、R, G, Bに対応する蛍光体からなる蛍光体層3R, 3G, 3Bが真空空間4に面するように、それぞれ形成されている。

【0049】一方、真空空間4を挟み透明ガラス基板1に対向するガラス等からなる素子基板10すなわち素子基板内面(透明ガラス基板1と対向する面)にはインシュレータ層18を介してそれぞれ平行に伸長する複数のオーミック電極11が形成されている。インシュレータ層18は、SiO₂, SiNx, Al₂O₃, AlNなどの絶縁体からなり、素子基板10から素子への悪影響(アルカリ成分などに不純物の溶出や、基板面の凹凸など)を防ぐ働きをなす。オーミック電極の上に上記実施例の電子放出素子Sの複数が形成され、隣接する金属薄膜電極を電気的に接続しその一部上に、オーミック電極に垂直に伸長して架設され、それぞれが平行に伸長する複数のバス電極16が設けられている。電子放出素子Sはオーミック電極上に順に形成された電子供給層12、絶縁体層13及び金属薄膜電極15からなる。そして、図示しないが、金属薄膜電極15上には上記電子放出層が、又は、金属薄膜電極15内部には上記ドーパント領域が、又は、金属薄膜電極15と絶縁体層13との間に上記中間層が、又は、絶縁体層13内部には上記ドーパント領域が、設けられている。金属薄膜電極15は真空空間4に面する。また、金属薄膜電極15の表面を複数の電子放出領域に区画するため、開口を有した第2絶縁体層17が成膜される。この第2絶縁体層17はバス電極16を覆うことで不要な短絡を防止する。

【0050】オーミック電極11の材料としては、Au, Pt, Al, W等の一般にICの配線に用いられる材料で、各素子にはほぼ同電流を供給する均一な厚さである。電子供給層12の材質は、シリコン(Si)が挙げられるが、本発明の電子供給層はシリコンに限られたものではなく他の半導体又は金属であり、アモルファス、多結晶、単結晶のいずれでも良い。

【0051】薄膜電極15の材質は、電子放出の原理から仕事関数が小さい材料で、薄い程良い。電子放出効率を高くするために、薄膜電極15の材質は周期律表のI族、II族の金属が良く、たとえばCs, Rb, Li, Sr, Mg, Ba, Ca等が有効で、更に、これらの合金であっても良い。また、薄膜電極15の材質は極薄化の面では、導電性が高く化学的に安定な金属が良く、たとえばAu, Pt, Lu, Ag, Cuの単体又はこれらの合金等が望ましい。また、これらの金属に、上記仕事関数の小さい金属をコート、あるいはドープしても有効である。

14

【0052】バス電極16の材料としては、Au, Pt, Al等の一般にICの配線に用いられる物で良く、各素子にはほぼ同電位を供給可能ならしめるに足る厚さで、0.1~50μmが適当である。また、本発明の表示装置の駆動方式としては単純マトリクス方式またはアクティブマトリクス方式が適用できる。

【図面の簡単な説明】

【図1】 本発明による薄膜電極及び絶縁体層間の中間層を有する実施例の電子放出素子の概略断面図である。

10 【図2】 本発明による電子放出素子の動作を説明する動作説明図である。

【図3】 本発明による他の実施例の電子放出表示装置における電子放出電流のSiO₂層膜厚依存性を示すグラフである。

【図4】 本発明による他の実施例の電子放出表示素子における電子放出効率のSiO₂層膜厚依存性を示すグラフである。

【図5】 本発明による他の実施例の電子放出素子における印加駆動電圧Vdと電子放出電流の関係を示すグラフである。

【図6】 最表面に電子放出層を有する実施例の電子放出素子の概略部分拡大断面図である。

【図7】 図6に示す実施例の電子放出表示装置における電子放出電流のSiO₂層膜厚依存性を示すグラフである。

【図8】 図6に示す実施例の電子放出表示素子における電子放出効率のSiO₂層膜厚依存性を示すグラフである。

30 【図9】 図6に示す実施例の電子放出素子における印加駆動電圧Vdと電子放出電流の関係を示すグラフである。

【図10】 薄膜電極内部に上記領域を有する実施例の電子放出素子の概略部分拡大断面図である。

【図11】 図10に示す実施例の電子放出表示装置における電子放出電流のSiO₂層膜厚依存性を示すグラフである。

【図12】 図10に示す実施例の電子放出表示素子における電子放出効率のSiO₂層膜厚依存性を示すグラフである。

40 【図13】 図10に示す実施例の電子放出素子における印加駆動電圧Vdと電子放出電流の関係を示すグラフである。

【図14】 図10に示す実施例の電子放出素子の放出電子流の時間変動を示すグラフである。

【図15】 上記領域を有さない比較例の電子放出素子の放出電子流の時間変動を示すグラフである。

【図16】 図10に示す実施例の電子放出素子における印加駆動電圧Vdとダイオード電流の関係を示すグラフである。

50 【図17】 絶縁体層内部に上記領域を有する実施例の

15

電子放出素子の概略部分拡大断面図である。

【図1】 本発明による実施例の電子放出表示装置を示す概略斜視図である。

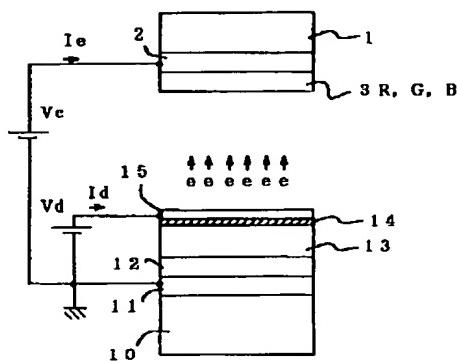
【符号の説明】

- 1 透明基板
- 2 コレクタ電極
- 3 R, 3 G, 3 B 融光体層
- 4 真空空間
- 10 素子基板

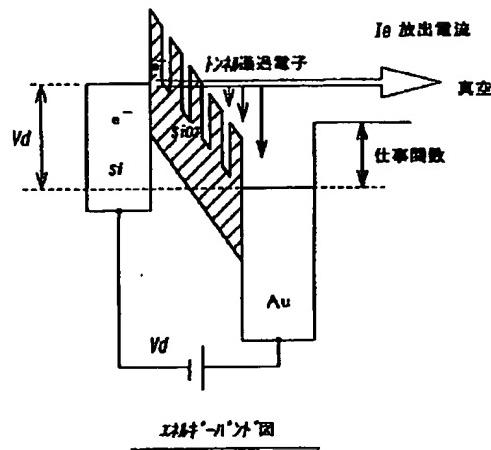
16

- 11 オーミック電極
- 12 電子供給層
- 13 絶縁体層
- 14 中間層
- 15 金属薄膜電極
- 16 パス電極
- 17 第2絶縁体層
- 18 インシュレータ層

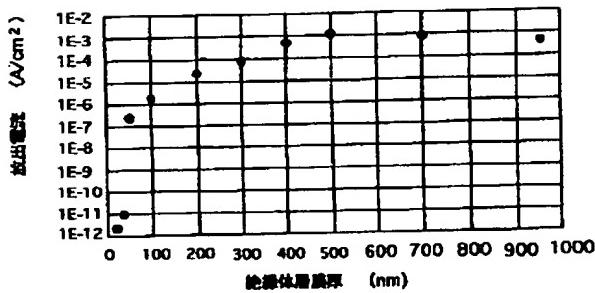
【図1】



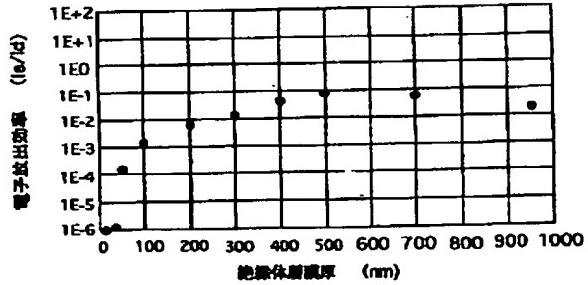
【図2】



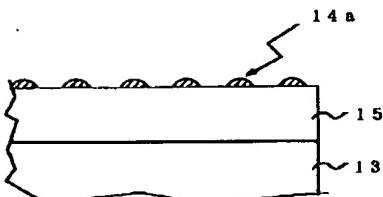
【図3】



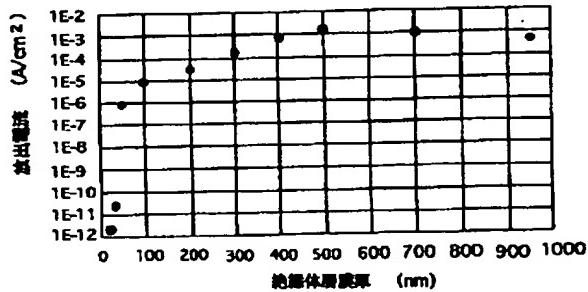
【図4】



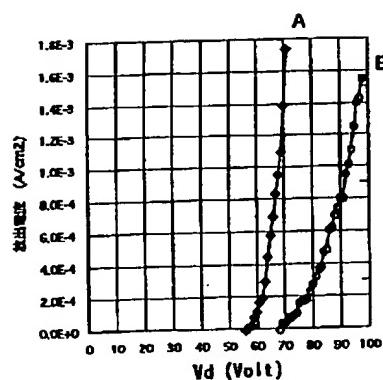
【図6】



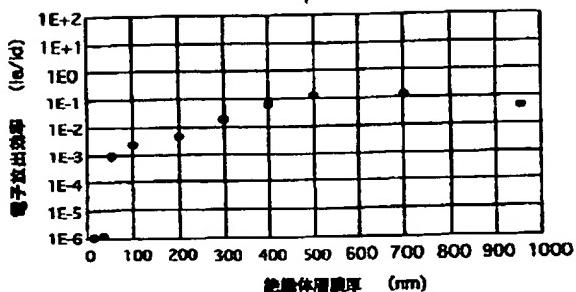
【図7】



【図5】

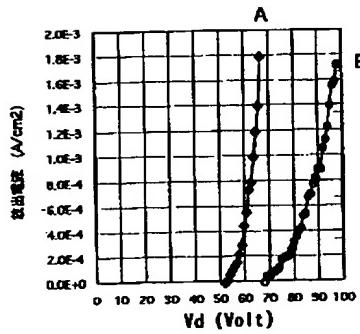


【図8】

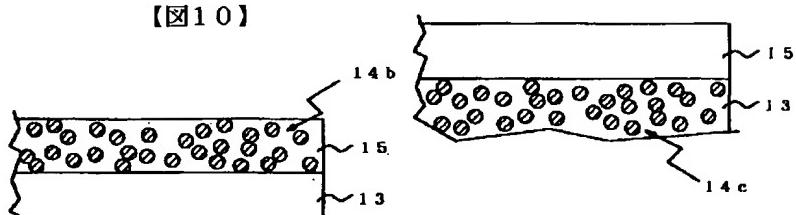


【図17】

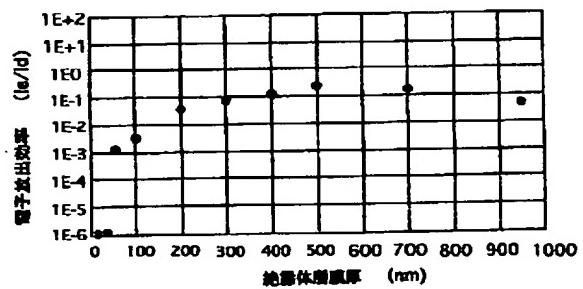
【図9】



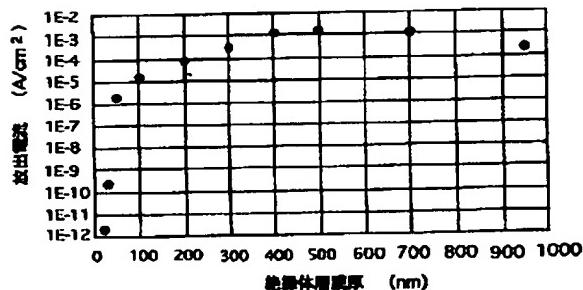
【図10】



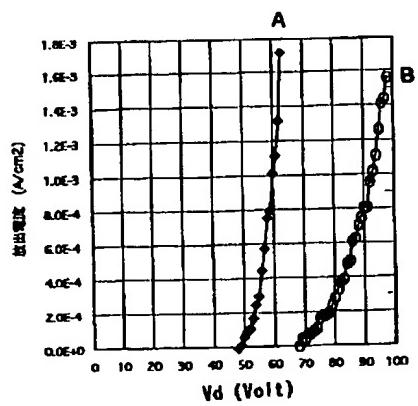
【図12】



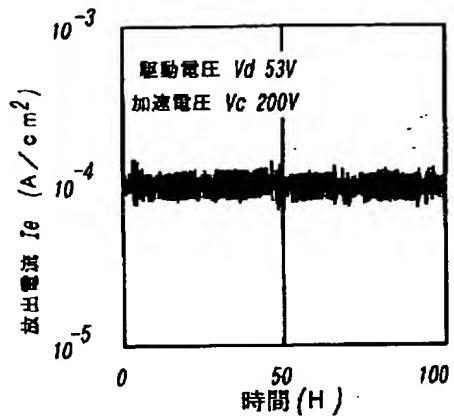
【図11】



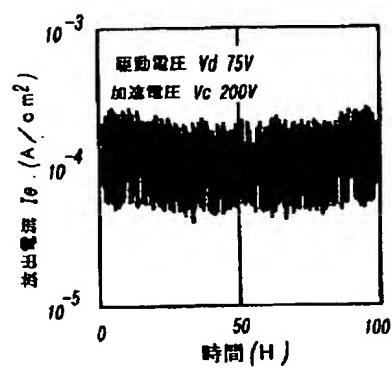
【図13】



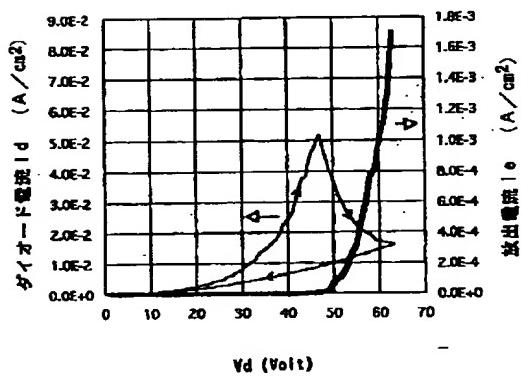
【図14】



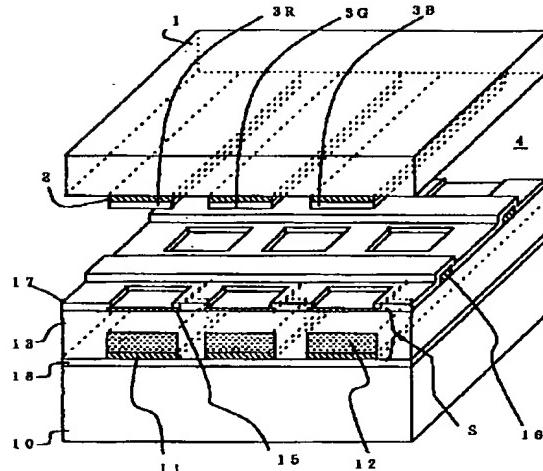
【図15】



【図16】



【図18】



フロントページの続き

(72)発明者 岩崎 新吾
埼玉県鶴ヶ島市富士見6丁目1番1号バイ
オニア株式会社総合研究所内

(72)発明者 吉川 高正
埼玉県鶴ヶ島市富士見6丁目1番1号バイ
オニア株式会社総合研究所内

CLIPPEDIMAGE= JP410312738A

PAT-NO: JP410312738A

DOCUMENT-IDENTIFIER: JP 10312738 A

TITLE: ELECTRON EMITTING ELEMENT AND DISPLAY DEVICE WITH IT

PUBN-DATE: November 24, 1998

INVENTOR-INFORMATION:

NAME

CHUMA, TAKASHI

OGASAWARA, KIYOHIDE

NEGISHI, NOBUYASU

IWASAKI, SHINGO

YOSHIKAWA, TAKAMASA

ASSIGNEE-INFORMATION:

NAME

PIONEER ELECTRON CORP

COUNTRY

N/A

APPL-NO: JP09125956

APPL-DATE: May 15, 1997

INT-CL_(IPC): H01J001/30; H01J031/12

ABSTRACT:

PROBLEM TO BE SOLVED: To stably emit electrons via the application of the electrical field between an electron feed layer and a thin film electrode with a low voltage at high efficiency by providing a region containing an element having the work function lower than that of the metal thin film electrode on at least one of an insulating material layer formed on the electron feed layer made of a metal or a semiconductor and the metal thin film electrode formed on it.

SOLUTION: An ohmic electrode 11, an electron feed layer 12 made of a metal or a semiconductor such as Si, an insulating material layer 13, and a metal thin film electrode 15 facing a vacuum space are formed in

sequence on an element substrate 10. An element having the work function lower than that of the metal thin film electrode 15 is contained in an electron emitting layer on the surface or an intermediate layer 14 between the metal thin film electrode 15 and insulating material layer 13, or is dispersed in the metal thin film electrode 15 or insulating material layer 13. When a voltage is applied between the ohmic electrode 11 and metal thin film electrode 15 and the electrons from the electron feed layer 12 are moved in the insulating material layer 13 and are partially discharged into vacuum through tunnels of the intermediate layer 14 and metal thin film electrode 15, the electrons are smoothly moved by the intermediate layer 14.

COPYRIGHT: (C)1998, JPO